



TD : Conversion Analogique Numérique  
pour les Systèmes Embarqués

25 mai 2016

SE208 – P. Desgreys

L'objectif de ce TD est d'apprendre à lire et à interpréter les informations contenues dans les « data sheet » des fournisseurs de CAN. Nous disposons de 3 fiches de données pour 3 architectures de CAN de chez Analog Devices.

AD7682/AD7689 : SAR ADC

AD9243 : Pipeline ADC

AD7764 :  $\Sigma\Delta$ ADC

**Exo 1 : Résolution et résolution effective, INL, DR, SINAD, SNR, THD.**

Considérons le fonctionnement unipolaire du composant AD7689, pour une plage analogique d'entrée entre 0V et  $V_{\text{réf}}=V_{\text{DD}}=5\text{V}$  et  $FS = 250 \text{ kSPS}$

Q1.1 : Quelle est la résolution de ce convertisseur SAR ? Sur combien de bits est codée la sortie ? Est-ce que tous les codes numériques sont atteints en sortie pour une variation pleine échelle de l'entrée ?

Combien vaut le quantum de quantification  $q$  ? Combien vaut  $SN_{QR}$  ?

Q1.2 : Pour que la résolution effective soit égale à la résolution de quantification, il est nécessaire que l'erreur max ( $|INL|, |DNL|$ )  $< 0.5 \text{ LSB}$  (1). Est-ce le cas ? A combien est abaissée la résolution pour respecter (1) dans le pire cas ?

Q1.3 : Calcul de la résolution à partir de la plage dynamique (DR) : Calculer le LSB à partir de la donnée DR ? Quelle est la résolution correspondante ?

Q1.4 : Calculer la **résolution effective** à partir du SINAD à 20 kHz ?

Quels sont les contributions qui concourent à la réduction de la résolution effective ? Laquelle est majoritaire à 20kHz ?

A l'aide de la figure 20, à partir de quelle fréquence l'autre contribution devient majoritaire ?

## Exo 2 : Comparaison des performances des 3 composants

Q2.1 Relevez pour chacun des 3 composants les performances clés en remplissant le tableau ci-dessous pour **une bande BW maximale en entrée**.

- AD7689, pour une plage analogique d'entrée entre 0V et  $V_{\text{réf}}=V_{\text{DD}}=5\text{V}$  ;
- AD9243, pour une plage analogique d'entrée de  $2V_{\text{réf}}=V_{\text{DD}}=5\text{V}$  ;
- AD7764, pour une plage analogique d'entrée différentielle de  $\pm 3.2768\text{V}$  et en mode faible puissance.

| Ref / année | Resolution / Architect. | Fs (kSPS/ kHz) | BW (kHz) | SINAD (dB) | ENOB (bits) | Power (mW) | FoM <sub>W</sub> (pJ/step) | FoM <sub>S</sub> (dB) |
|-------------|-------------------------|----------------|----------|------------|-------------|------------|----------------------------|-----------------------|
|             |                         |                |          |            |             |            |                            |                       |
|             |                         |                |          |            |             |            |                            |                       |
|             |                         |                |          |            |             |            |                            |                       |

Q2.2 Commentez le tableau obtenu :

La sélection par le facteur de mérite est-elle pertinente dans le cas de ces 3 architectures ?

Quelles spécifications sont privilégiées par chaque architecture ? Pour quelles applications ?